

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANT: SEUNG-WOO LEE)
FOR: LIQUID CRYSTAL DISPLAY APPARATUS)
AND METHOD FOR DRIVING THE SAME)

CLAIM FOR PRIORITY

Mail Stop Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Commissioner:

Enclosed herewith is a certified copy of Korean Patent Application No. 2003-0045449 filed on July 4, 2003. The enclosed Application is directed to the invention disclosed and claimed in the above-identified application.

Applicants hereby claim the benefit of the filing date of July 4, 2003, of the Korean Patent Application No. 2003-0045449, under provisions of 35 U.S.C. 119 and the International Convention for the protection of Industrial Property.

Respectfully submitted,

CANTOR COLBURN LLP

By: 

David A. Fox
Registration No. 38,807
Cantor Colburn LLP
55 Griffin Road South
Bloomfield, CT 06002
Telephone: (860) 286-2929
Fax: (860) 286-0115
PTO Customer No. 23413

Date: January 20, 2004



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2003-0045449
Application Number

출원년월일 : 2003년 07월 04일
Date of Application JUL 04, 2003

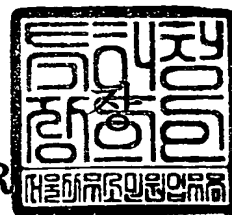
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 08 월 08 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.07.04
【발명의 명칭】	액정 표시 장치와 이의 구동 방법 및 그 장치
【발명의 영문명칭】	LIQUID CRYSTAL DISPLAY, AND METHOD AND APPARATUS FOR DRIVING THEREOF
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	박영우
【대리인코드】	9-1998-000230-2
【포괄위임등록번호】	1999-030203-7
【발명자】	
【성명의 국문표기】	이승우
【성명의 영문표기】	LEE, Seung Woo
【주민등록번호】	710923-1018638
【우편번호】	153-844
【주소】	서울특별시 금천구 시흥2동 266 관악벽산타운 519-1601
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 박영우 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	19 면 19,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	0 항 0 원
【합계】	48,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

액정의 응답 속도를 고속화하기 위한 액정 표시 장치와 이의 구동 방법 및 구동 장치가 개시된다. 타이밍 제어부는 현재 데이터와 이전 데이터를 고려한 원시 보상 데이터와, 현재 데이터와 원시 보상 데이터간의 차동 데이터를 고려하여 최종 보상 데이터를 출력한다. 스캔 드라이버부는 스캔 신호를 순차적으로 출력하고, 데이터 드라이버부는 최종 보상 데이터를 근거로 데이터 신호를 출력한다. 수직 배향 모드의 액정을 구비하는 액정 패널은 스캔 신호를 전달하는 스캔 라인과, 데이터 신호를 전달하는 데이터 라인과, 스캔 라인과 데이터 라인간에 형성된 스위칭 소자를 구비하여, 스캔 신호에 응답하여 데이터 신호를 근거로 액정을 배열시켜 화상을 디스플레이한다. 이에 따라, 수직 배향 모드의 액정을 채용하는 액정 표시 장치의 라이징 타임을 개선하므로써, 액정의 응답 속도를 고속화할 수 있다.

【대표도】

도 4

【색인어】

액정, 응답 속도, 고속화, 오버 슈트, 차동, 라이징

【명세서】**【발명의 명칭】**

액정 표시 장치와 이의 구동 방법 및 그 장치{LIQUID CRYSTAL DISPLAY, AND METHOD AND APPARATUS FOR DRIVING THEREOF}

【도면의 간단한 설명】

도 1은 일반적인 액정의 응답 속도 고속화 방식을 설명하기 위한 도면이다.

도 2는 PVA 모드의 액정 표시 장치에 응답 속도의 고속화하기 위한 DCC 적용전/후의 응답 특성을 나타낸 그래프이다.

도 3a 및 도 3b는 일반적인 DCC 방식 적용전과 적용후에 따른 데이터 및 액정 응답 특성을 설명하기 위한 도면들이다.

도 4는 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위한 도면이다.

도 5a 내지 도 5c는 상기한 도 4의 타이밍 제어부의 동작을 설명하기 위한 도면들이다.

도 6a 및 도 6b는 본 발명에 따른 DCC 방식의 적용전과 적용후에 대한 응답 특성을 설명하기 위한 도면들이다.

도 7은 64-계조의 중간 계조에서 일반적인 DCC 방식과 본 발명에 따른 DCC 방식에 의한 휘도 변화를 설명하기 위한 그래프이다.

도 8은 128-계조의 중간 계조에서 일반적인 DCC 방식과 본 발명에 따른 DCC 방식에 의한 휘도 변화를 설명하기 위한 그래프이다.

도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치를 설명하기 위한 도면이다.

도 10a 내지 도 10c는 상기한 도 9의 타이밍 제어부의 동작을 설명하기 위한 도면들이다.

<도면의 주요부분에 대한 부호의 설명>

100 : 액정 패널 200 : 스캔 드라이버부

300 : 데이터 드라이버부 400 : 타이밍 제어부

410, 512, 514 : 프레임 메모리 420, 520 : 보상 데이터 반영부

430, 530 : 차동연산부 440, 540 : 제조변경부

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<16> 본 발명은 액정 표시 장치와 이의 구동 방법 및 그 장치에 관한 것으로, 보다 상세하게는 액정의 응답 속도를 고속화하기 위한 액정 표시 장치와 이의 구동 방법 및 그 장치에 관한 것이다.

<17> 일반적으로 액정 표시 장치(Liquid Crystal Display)는 슬림한 디자인, 저소비전력, 고해상도 등의 장점을 바탕으로, 노트북 컴퓨터용, 모니터용 등의 각종 응용 제품이 출시되고 있다. 특히, 액정 패널의 대형화가 가능해지면서 TV용으로 급격히 부각되고 있다. 하지만, 동영상을 주로 디스플레이하는 TV에 채용되기 위해서는 액정의 응답 속도가 시장에서 평가되는 가장 중요한 평가 기준 중의 하나이다.

- <18> 도 1은 일반적인 액정의 응답 속도 고속화 방식을 설명하기 위한 도면이다. 여기서, 상기 액정의 응답 속도 고속화 방식을 DCC(Dynamic Capacitance Compensation)라 명명하여 설명한다.
- <19> 도 1을 참조하면, 일반적으로 액정의 응답 속도를 고속화하기 위해 프레임 메모리(10)는 콘트롤러(20)의 어드레스, 리드, 라이트 제어(A,R,W)에 의해 한 프레임 만큼의 게조 데이터를 저장하고, 보상 데이터 반영부(30)에 현재 프레임의 게조 데이터(G_n)와 이전 프레임의 게조 데이터(G_{n-1})가 인가됨에 따라, 보정 게조 데이터(또는 보정 데이터 전압치)($G'n$)를 추출하여 출력한다.
- <20> 즉, 현재 프레임의 목표 화소 전압과 이전 프레임의 화소 전압을 고려하여 보정 데이터 전압을 인가하므로써, 화소 전압이 바로 목표 화소 전압에 도달하여 액정의 응답 속도를 고속화한다.
- <21> 구체적으로, 현재 프레임의 목표 화소 전압과 이전 프레임의 화소 전압이 다른 경우에는 현재 프레임의 목표 전압보다 더 높은 전압을 보정 데이터 전압으로서 인가하여 첫 번째 프레임에서 바로 목표 전압 레벨에 도달하도록 한 후 이후의 프레임에서는 목표 전압을 데이터 전압으로 인가하는 방식을 통해 액정의 응답 속도를 개선할 수 있다. 이때, 상기 보정 데이터 전압(즉, 전하량)은 이전 프레임의 화소 전압에 의해 결정되는 액정 캐패시턴스를 고려하여 결정한다. 즉, 이전 프레임의 화소 전압 레벨을 고려하여 전하량을 공급하므로써 첫 번째 프레임에서 바로 목표 화소 전압 레벨에 도달하도록 한다.
- <22> 한편, 광시야각을 위해 PVA(Patterned Vertical Alignment, 이하 PVA) 모드를 채용하는 액정 표시 장치가 이용되고 있다.

- <23> 상기 PVA 모드의 액정 표시 장치에서는 상기 화소 전극(또는 투명 전극)이나 공통 전극(미도시)에 개구 패턴을 형성하고, 프린지 필드(fringe field)를 형성시켜 액정의 기우는 방향을 여러 방향으로 고르게 분산시킴으로써 광시야각을 확보할 수 있다.
- <24> 하지만, 상기한 PVA 모드를 채용하는 액정 표시 장치에 응답 속도의 고속화방식(DCC)을 적용하더라도 화면이 끌리는 현상이 목격된다. 특히, 액정 표시 장치가 대형화 될수록 그 정도는 심하다.
- <25> 도 2는 PVA 모드의 액정 표시 장치에 응답 속도의 고속화하기 위한 DCC 적용전/후의 응답 특성을 나타낸 그래프이다.
- <26> 도 2에 나타낸 바와 같이, 통상적으로 PVA 모드에서는 중간 계조에서 라이징 타임(rising time)이 매우 느리다. 심지어 상기한 라이징 타임은 7 내지 8 프레임에 대응하는 시간까지 지연된다.
- <27> 상기 DCC 방식을 적용하더라도 측정상으로는 매우 빠른 응답 특성을 갖는 것으로 측정되나, 실질적으로는 휘도가 다시 떨어져 화면이 끌리는 문제점이 있다. 특히, PVA 모드의 액정 표시 장치에 상기 DCC 방식을 적용하더라도 TV에서와 같이 동영상 디스플레이할 때 화면이 끌리는 현상이 자주 목격되는 문제점이 있다.
- <28> 도 3a 및 도 3b는 일반적인 DCC 방식 적용전과 적용후에 따른 데이터 및 액정 응답 특성을 설명하기 위한 도면들이다.
- <29> 도 3a 및 도 3b에 도시한 바와 같이, 일반적으로 액정의 응답 특성 고속화 방식(DCC 방식)을 적용하기 이전에는 저계조에서 고계조로 변화하면 액정의 응답 특성이 추종하지 못하여 2 내지 3 프레임 이후에야 비로서 목표 화소 전압에 해당하는 상기 고계

조에 이르는 문제점이 있다. 하지만, DCC 방식을 적용하면 저계조에서 고계조로 변화할 때 해당 고계조에 대응하여 오버 슈트 발생을 위한 데이터 전압을 인가하므로써, 액정의 응답 특성을 고속화할 수 있다.

- <30> 그러나, 액정의 실제 응답 파형은 상승했다가 다시 떨어지는 현상을 보이게 된다. 이러한 현상은 이용자에게는 화면이 끌리는 현상으로 관찰되어 화면의 품질을 악화시키는 요인으로 작용하는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

- <31> 이에 본 발명의 기술과 과제는 이러한 종래의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 액정 표시 장치의 라이징 타임을 개선하여 액정의 응답 속도를 고속화하기 위한 액정 표시 장치를 제공하는 것이다.
- <32> 또한, 본 발명의 다른 목적은 상기한 액정 표시 장치의 구동 방법을 제공하는 것이다.
- <33> 또한, 본 발명의 또 다른 목적은 표시 장치의 구동 장치를 제공하는 것이다.

【발명의 구성 및 작용】

- <34> 상기한 본 발명의 목적을 실현하기 위해 타이밍 제어부는 현재 프레임의 데이터와 이전 프레임의 데이터를 고려하여 제1 보정 데이터를 생성하고, 상기 제1 보정 데이터와 상기 현재 프레임의 데이터 간의 차동 데이터를 출력하며, 상기 제1 보정 데이터 및 저장되어 있는 이전 프레임의 차동 데이터에 대응한 제2 보정 데이터를 출력한다. 스캔 드라이버부는 스캔 신호를 순차적으로 출력하고, 데이터 드라이버부는 상기 제2 보정 데이터에 대응한 데이터 전압을 출력한다.

- <35> 액정 패널은 상기 스캔 신호를 전달하는 스캔 라인과, 상기 데이터 신호를 전달하는 데이터 라인과, 상기 스캔 라인과 데이터 라인간에 형성된 스위칭 소자를 구비한다.
- <36> 또한, 상기한 본 발명의 다른 목적을 실현하기 위해 다수의 게이트 라인과, 상기 게이트 라인과 절연되어 교차하는 다수의 데이터 라인과, 상기 게이트 라인 및 상기 데이터 라인에 연결되어 있는 스위칭 소자를 갖고서 행렬 형태로 배열된 다수의 화소를 포함하는 액정 표시 장치에서, 상기 게이트 라인에 스캔 신호를 순차적으로 공급하고, 현재 프레임의 데이터와 이전 프레임의 데이터를 고려하여 제1 보정 데이터를 생성하며, 상기 제1 보정 데이터와 상기 현재 프레임의 데이터를 고려하여 차동 데이터를 생성한다. 이어 상기 차동 데이터를 저장하고, 이미 저장되어 있는 이전 프레임의 차동 데이터와 상기 현재 프레임의 데이터를 고려하여 제2 보정 데이터를 생성한 후, 상기 제2 보정 데이터에 대응한 데이터 전압을 상기 데이터 라인에 공급한다.
- <37> 상기한 본 발명의 또 다른 목적을 실현하기 위해 외부로부터 입력되는 화상을 디스플레이하는 표시 장치의 구동 장치는 현재 프레임의 데이터와 이전 프레임의 데이터를 고려하여 제1 보정 데이터를 생성하고, 상기 현재 프레임의 데이터와 상기 제1 보정 데이터간의 차동 데이터를 생성하며, 상기 제1 보정 데이터와 상기 차동 데이터를 고려하여 제2 보정 데이터를 출력한다.
- <38> 이러한 액정 표시 장치와 이의 구동 방법 및 그 장치에 의하면, 액정 표시 장치의 라이징 타임을 개선하므로써, 액정의 응답 속도를 고속화할 수 있고, 표시 품질을 확보할 수 있다.
- <39> 이하, 첨부한 도면을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.

- <40> 도 4는 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위한 도면이다.
- <41> 도 4를 참조하면, 본 발명의 일실시예에 따른 액정 표시 장치는 액정 패널(100), 스캔 드라이버부(200), 데이터 드라이버부(300) 및 타이밍 제어부(400)를 포함한다. 여기서, 스캔 드라이버부(200), 데이터 드라이버부(300) 및 타이밍 제어부(400)는 그래픽 콘트롤러와 같은 외부의 호스트로부터 제공되는 계조 데이터를 액정 패널(100)에 적용하도록 변환하여 출력하는 액정 표시 장치의 구동 장치로서 동작을 수행한다.
- <42> 액정 패널(100)에는 게이트 온 신호를 전달하기 위한 다수의 게이트 라인(주사 라인 또는 스캔 라인)이 형성되어 있으며, 보정된 데이터 전압을 전달하기 위한 데이터 라인(또는 소오스 라인)이 형성되어 있다. 상기 게이트 라인과 상기 데이터 라인에 의해 둘러싸인 영역은 각각 화소를 이루며, 각 화소는 상기 게이트 라인과 상기 데이터 라인에 각각 게이트 전극 및 소스 전극이 연결되는 박막 트랜지스터(110)와, 상기 박막 트랜지스터(110)의 드레인 전극에 연결되는 액정 캐패시터(C1)와, 스토리지 캐패시터(Cst)를 포함한다. 액정 패널(100)에 채용되는 액정은 TN(Twist Nematic) 모드를 채용할 수도 있고, PVA 모드를 채용할 수도 있다.
- <43> 스캔 드라이버부(200)는 상기 게이트 라인에 순차적으로 게이트 온 전압(S1, S2, S3, ..., Sn)을 인가하여, 상기 게이트 온 전압이 인가된 게이트 라인에 게이트 전극이 연결되는 박막 트랜지스터(110)를 턴-온시킨다.
- <44> 상기 스캔 드라이버부(200)는 별도의 인쇄 회로 기판이나 FPC(Flexible Printed Circuit)를 통해 구현될 수도 있고, 액정 패널(100)에 박막 트랜지스터(110)를 형성할 때 상기 박막 트랜지스터(110)가 형성되는 기판과 동일한 기판 상에 형성될 수도 있다. 특히, 동일한 기판 상에 형성되는 스캔 드라이버부(200)는 다수의 스테이지들이 연결되

어, 각 스테이지들의 출력단이 액정 패널의 게이트 라인들에 각각 연결된 쉬프트 레지스터로 구현된다.

- <45> 데이터 드라이버부(300)는 상기 데이터 계조 신호 보정부(400)로부터 수신된 보정 계조 데이터(G_n)를 해당 계조 전압(또는 데이터 전압)으로 변경한 데이터 신호(D_1, D_2, \dots, D_m)를 각각 데이터 라인에 인가한다.
- <46> 타이밍 제어부(400)는 외부로부터 제1 타이밍 신호(Vsync, Hsync, DE, MCLK)가 인가됨에 따라, 제2 타이밍 신호(Gate Clk, STV)를 스캔 드라이버부(200)에 출력하고, 제3 타이밍 신호(LOAD, STH)를 데이터 드라이버부(300)에 출력한다.
- <47> 타이밍 제어부(400)는 프레임 메모리(410), 보상 데이터 반영부(420), 차동연산부(430) 및 계조변경부(440)를 포함하여, 현재 프레임의 계조 데이터(G_n)가 인가됨에 따라 현재 프레임의 계조 데이터(G_n)와 이전 프레임의 계조 데이터(G_{n-1})에 대응하는 원시 보상 데이터(G'_n)를 생성한다. 상기 보상 데이터 반영부(420)는 룩업 테이블(LUT) 형태로 정의되어, 계조가 변화할 때 목표 화소 전압보다는 높거나 낮은 데이터 전압이 출력되도록 제어하는 보상 데이터를 저장한다.
- <48> 타이밍 제어부(400)는 현재 프레임의 계조 데이터(G_n)와 원시 보상 데이터(G'_n)에 대응하는 차동 데이터($G'_n - G_n$)를 생성하고, 원시 보상 데이터(G'_n)와 차동 데이터($G'_n - G_n$)를 고려하여 생성한 최종 보상 데이터(G''_n)를 데이터 드라이버부(300)에 출력한다. 상기 최종 보상 데이터(G''_n)는 액정의 라이징 타임을 최적화할 수 있는 데이터이다.
- <49> 즉, 이전 프레임의 계조 데이터(G_{n-1})와 현재 프레임의 계조 데이터(G_n)가 동일한 경우에는 보정하지 않으나, 이전 프레임의 계조 데이터(G_{n-1})가 블랙 계조에 대응하고,

현재 프레임의 계조 데이터(G_n)가 밝은 계조 또는 화이트 계조에 대응하는 계조라면 상기 블랙 계조보다는 높은 계조가 형성될 수 있도록 최종 보상 데이터(G''_n)를 출력한다. 즉, 현재 프레임의 계조 데이터와 이전 프레임의 계조 데이터와의 비교를 통해 오버슈트 파형 형성을 위한 최종 보상 데이터(G''_n)를 출력한다.

<50> 구체적으로, 프레임 메모리(410)는 외부로부터 제공되는 한 프레임에 대응하는 x 비트의 계조 데이터(G_n)와 차동연산부(430)로부터 제공되는 y 비트의 차동 데이터($G'_n - G_n$)를 저장하고, 콘트롤러(미도시)의 제어에 응답하여 저장된 이전 프레임의 계조 데이터(G_{n-1})를 보상 데이터 반영부(420)에 제공하며, 저장된 차동 데이터($G'_n - G_{n-1}$)를 계조변경부(440)에 제공한다. 프레임 메모리(410)는 일례로 상기 현재 데이터가 입력됨에 따라, 기저장된 이전 데이터를 출력하고, 상기 현재 데이터를 저장하는 SDRAM이다.

<51> 보상 데이터 반영부(420)는 현재 프레임의 계조 데이터와 프레임 메모리(410)에 저장된 이전 프레임의 계조 데이터를 고려하여 현재 프레임의 원시 보상 데이터(G'_n)를 추출하고, 추출된 원시 보상 데이터(G'_n)를 상기 차동연산부(430) 및 계조변경부(440)에 출력한다.

<52> 차동연산부(430)는 현재 프레임의 원시 보상 데이터(G'_n)와 현재 프레임의 계조 데이터(G_n)와의 비교를 통해 현재 프레임의 차동 데이터($G'_n - G_n$)를 생성하고, 생성된 차동 데이터($G'_n - G_n$)를 상기 프레임 메모리(420)에 저장한다.

<53> 계조변경부(440)는 원시 보상 데이터(G'_n)와 차동 데이터($G'_n - G_n$)를 고려하여 최종 보상 데이터(G''_n)를 생성하고, 생성된 최종 보상 데이터(G''_n)를 데이터 드라이버부(300)에 출력한다. 예를들어, RGB 각각의 계조 데이터가 8비트로서 총 24 비트이고, 프레임 메모리(410)가 32비트의 데이터 버스를 갖는다면 프레임 메모리(410)는 8비트의 데이터

버스는 사용하지 않는다. 이러한 점을 감안하여 RGB 각각의 차동 데이터($G_n' - G_n$)인 8비트, 총 24 비트 전부를 저장하지 않고, RGB 각각의 차동 데이터의 일부 비트만 저장함으로써 액정의 응답 속도를 고속화한다.

<54> 즉, 입력되는 RGB 각각의 계조 데이터가 x 비트라고 할 때, 차동 데이터($G_n' - G_n$)의 저장은 y 비트(여기서, y 는 x 보다 작은 정수)만 하여 프레임 메모리(410)의 수를 하나만 사용하여 저장할 수 있다. RGB 계조 데이터에 대응하는 각각의 차동 데이터는 3,3,2 비트, 3,2,3 비트 또는 2,3,3 비트 등의 다양한 조합으로 저장될 수 있다. 상기한 RGB 각각에 대응하는 저장되는 차동 데이터의 비트는 MSB이다.

<55> 이렇게 하면 최소화된 프레임 메모리의 수를 이용하여 액정의 응답 속도를 고속화시키면서 액정의 라이징 특성을 개선시킬 수 있다.

<56> 도면상에서는 타이밍 제어부(500)가 계조 데이터를 입력받아 최종 보정 계조 데이터를 출력하는 기능을 갖는 것을 도시하였으나, 상기한 기능을 별도의 스탠드 얼론(Stand-alone) 유닛으로 분리할 수도 있고, 외부의 그래픽 카드나 데이터 드라이버부 등에 상기 기능이 통합되도록 구현할 수도 있다.

<57> 이상에서 설명한 바와 같이, 본 발명의 일실시예에 따르면 하나의 프레임 메모리를 사용하여 일부 영역에는 영상 데이터를 저장하고, 나머지 영역에는 현재 프레임의 계조 데이터와 현재 프레임의 보상 데이터와의 차동 데이터를 저장함으로써, 최종 보상 데이터를 현재 프레임의 보상 계조 데이터와 차동 데이터를 근거로 산출함으로써 액정의 응답 속도를 고속화시킬 수 있다.

- <58> 따라서, 계조 데이터에 대응하는 데이터 전압을 보정하고, 보정된 데이터 전압을 화소에 인가함으로써 화소 전압이 바로 목표 화소 전압 레벨에 도달할 수 있도록 한다. 따라서, 액정 표시 패널의 구조를 변경하거나, 액정의 물성을 변경하지 않더라도 액정의 응답 속도를 개선시킬 수 있어 동화상 등을 유용하게 디스플레이할 수 있다.
- <59> 도 5a 내지 도 5c는 상기한 도 4의 타이밍 제어부의 동작을 설명하기 위한 도면들이다. 설명의 편의를 위해 $n-2$ 번째 프레임을 최초 계조 데이터 프레임으로 정의하여 설명한다.
- <60> 먼저 도 5a를 참조하면, $n-2$ 번째 프레임의 계조 데이터(G_{n-2})가 프레임 메모리(410) 및 보상 데이터 반영부(420)에 제공됨에 따라, 보상 데이터 반영부(420)는 $n-2$ 번째 프레임의 원시 보상 데이터(G'_{n-2})를 차동연산부(430) 및 계조변경부(440)에 제공한다.
- <61> 차동연산부(430)는 상기 $n-2$ 번째 프레임의 원시 보상 데이터(G'_{n-2})와 상기 $n-2$ 번째 프레임의 계조 데이터(G_{n-2})간의 차이인 $n-2$ 번째 프레임의 차동 데이터($G'_{n-2}-G_{n-2}$)를 프레임 메모리(410)에 저장하고, 계조변경부(440)는 상기 $n-2$ 번째 프레임의 최종 보상 데이터(G''_{n-2})를 데이터 드라이버부(300)에 제공한다. 상기 $n-2$ 번째 프레임의 최종 보상 데이터(G''_{n-2})는 미보상된 데이터로서 상기 $n-2$ 번째 프레임의 계조 데이터(G_{n-2})와 동일하다.
- <62> 이어 도 5b를 참조하면, $n-1$ 번째 프레임의 계조 데이터(G_{n-1})가 프레임 메모리(410) 및 보상 데이터 반영부(420)에 제공됨에 따라, 프레임 메모리(410)는 저장된 상기 $n-2$ 번째 프레임의 계조 데이터(G_{n-2})를 보상 데이터 반영부(420)에 제공하고, 보상 데이터 반영부(420)는 상기 $n-2$ 번째 프레임의 계조 데이터(G_{n-2})와 상기 $n-1$ 번째 프레임의

계조 데이터(G_{n-1})를 고려하여 $n-1$ 번째 프레임의 원시 보상 데이터(G'_{n-1})를 생성한 후 차동연산부(430) 및 계조변경부(440)에 제공한다.

<63> 차동연산부(430)는 상기 $n-1$ 번째 프레임의 원시 보상 데이터(G'_{n-1})와 상기 $n-1$ 번째 프레임의 계조 데이터(G_{n-1})간의 차이인 $n-1$ 번째 프레임의 차동 데이터($G'_{n-1}-G_{n-1}$)를 프레임 메모리(410)에 저장하고, 계조변경부(440)는 $n-1$ 번째 프레임의 최종 보상 데이터(G''_{n-1})를 데이터 드라이버부(300)에 제공한다. 상기 $n-1$ 번째 프레임의 최종 보상 데이터(G''_{n-1})는 일반적인 DCC 방식에 의해 보상된 계조 데이터이다.

<64> 이어 도 5c를 참조하면, n 번째 프레임의 계조 데이터(G_n)가 프레임 메모리(410) 및 보상 데이터 반영부(420)에 제공됨에 따라, 프레임 메모리(410)는 저장된 상기 $n-1$ 번째 프레임의 계조 데이터(G_{n-1})를 보상 데이터 반영부(420)에 제공하고, 보상 데이터 반영부(420)는 상기 $n-1$ 번째 프레임의 계조 데이터(G_{n-1})와 상기 n 번째 프레임의 계조 데이터(G_n)를 고려하여 n 번째 프레임의 원시 보상 데이터(G'_n)를 생성한 후 차동연산부(430) 및 계조변경부(440)에 제공한다.

<65> 차동연산부(430)는 상기 n 번째 프레임의 원시 보상 데이터(G'_n)와 상기 n 번째 프레임의 계조 데이터(G_n)간의 차이인 n 번째 프레임의 차동 데이터(G'_n-G_n)를 프레임 메모리(410)에 저장하고, 계조변경부(440)는 n 번째 프레임의 최종 보상 데이터(G''_n)를 데이터 드라이버부(300)에 제공한다. 상기 n 번째 프레임의 최종 보상 데이터(G''_n)는 본 발명에 따른 DCC 방식에 의해 보상된 데이터로서, 일종의 액정의 라이징 특성을 개선한 계조 데이터이다.

- <66> 도 6a 및 도 6b는 본 발명에 따른 DCC 방식의 적용전과 적용후에 대한 응답 특성을 설명하기 위한 도면들이다. 특히, 도 6a는 본 발명에 따른 DCC 방식의 적용전의 프레임별 데이터 특성을 설명하기 위한 도면이고, 도 6b는 본 발명에 따른 DCC 방식의 적용후의 프레임별 휘도 응답 특성을 설명하기 위한 도면이다.
- <67> 도 6a에 도시한 바와 같이, 제1 프레임에서 저계조를 위한 데이터에서 고계조를 위한 데이터로 변화할 때, 액정의 응답 속도를 고속화하기 위해 목표 화소 전압치보다 높은 전압의 화소 전압을 제공하여 제1 오버 슈트 파형을 발생시키고, 제2 프레임에서도 역시 액정의 응답 속도를 고속화하기 위해 목표 화소 전압보다 높은 전압의 계조 전압을 제공하므로써 상기 제1 오버 슈트 파형보다는 레벨은 작은 제2 오버 슈트 파형을 발생시킨다.
- <68> 이처럼, 적어도 2회 이상에 걸쳐 데이터 전압의 목표치보다는 높은 전압을 제공하므로써, 실제 액정의 응답 파형은 도 6b에 도시한 바와 같이, 한 프레임 안에 완벽하게 반응하는 특성을 나타내게 된다. 이에 따라 이용자측에서 관찰되는 화면의 끌림 현상이 발생되지 않아 표시 품질의 신뢰성을 확보할 수 있다.
- <69> 본 발명을 적용한 결과를 도시하면 하기하는 도 7 및 도 8과 같다.
- <70> 도 7은 64-계조의 중간 계조에서 일반적인 DCC 방식과 본 발명에 따른 DCC 방식에 의한 휘도 변화를 설명하기 위한 그래프이다. 대략 16.5ms를 한 프레임의 시간으로 정형화시켜 도시한다.
- <71> 도 7에 도시한 바와 같이, 총 64 계조를 디스플레이할 때 10 계조와 같은 저계조에서 60계조와 같은 고계조로 변화할 때 일반적인 DCC 방식에 의하면, 목표 화소 전압치까

지 액정의 응답 특성이 개선되었다가 바로 응답 특성 곡선이 하강하는 것을 확인할 수 있다.

<72> 하지만, 본 발명에 따른 DCC 방식에 의하면, 64계조를 디스플레이하는 액정 표시 장치에서도 목표 화소 전압치까지 액정의 응답 특성이 개선된 후 개선된 응답 특성이 유지되는 것을 확인할 수 있다. 이러한 응답 특성의 유지는 2회 이상에 걸쳐 데이터 전압의 목표치 보다 높은 전압이 인가되기 때문이다. 이에 따라 저계조에서 고계조로 화면 변화후 이용자측에서 관찰되는 화면의 끌림 현상을 방지하여 표시 품질에 신뢰성을 부여할 수 있다.

<73> 도 8은 128-계조의 중간 계조에서 일반적인 DCC 방식과 본 발명에 따른 DCC 방식에 의한 휘도 변화를 설명하기 위한 그래프이다. 대략 16.5ms를 한 프레임의 시간으로 정형화시켜 도시한다.

<74> 도 8에 도시한 바와 같이, 총 128 계조를 디스플레이할 때 10 계조와 같은 저계조에서 120계조와 같은 고계조로 변화할 때 일반적인 DCC 방식에 의하면, 목표 전압치까지 액정의 응답 특성이 개선되었다가 바로 응답 특성 곡선이 하강하는 것을 확인할 수 있다.

<75> 하지만, 본 발명에 따른 DCC 방식에 의하면, 128계조를 디스플레이하는 액정 표시 장치에서도 목표 화소 전압까지 액정의 응답 특성이 개선된 후 개선된 응답 특성이 유지되는 것을 확인할 수 있다. 이러한 응답 특성의 유지는 2회 이상에 걸쳐 데이터 전압의 목표치 보다 높은 전압이 인가되기 때문이다. 이에 따라 저계조에서 고계조로 화면 변화 후 이용자측에서 관찰되는 화면의 끌림 현상을 방지하여 표시 품질에 신뢰성을 부여할 수 있다.

- <76> 이상에서는 하나의 프레임 메모리에 현재의 계조 데이터(G_n)와, 현재의 보상 계조 데이터(G_n')와 현재의 계조 데이터(G_n)간의 차동 데이터($G_n' - G_n$)의 일부 비트를 저장하여 액정의 응답 속도를 고속화하는 것을 설명하였다. 보다 완벽한 응답 특성을 얻기 위해서는 하기하는 도 9와 같이 상기 차동 데이터 전부를 저장한다.
- <77> 도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치를 설명하기 위한 도면이다.
- <78> 도 9를 참조하면, 본 발명의 다른 실시예에 따른 액정 표시 장치는 액정 패널(100), 스캔 드라이버부(200), 데이터 드라이버부(300) 및 타이밍 제어부(500)를 포함한다. 상기한 도 4와 비교할 때 동일한 도면 번호를 부여하고 그 설명은 생략한다.
- <79> 타이밍 제어부(500)는 도시하지는 않았지만, 외부로부터 제1 타이밍 신호(Vsync, Hsync, MCLK)가 인가됨에 따라, 제2 타이밍 신호(Gate Clk, STV)를 스캔 드라이버부(200)에 출력하고, 제3 타이밍 신호(LOAD, STH)를 상기 데이터 드라이버부(300)에 출력한다.
- <80> 타이밍 제어부(500)는 제1 프레임 메모리(512), 제2 프레임 메모리(514), 보상 데이터 반영부(520), 차동연산부(530) 및 계조변경부(540)를 포함하여, 현재 계조 데이터(G_n)가 인가됨에 따라 상기 현재 계조 데이터(G_n)와 이전 계조 데이터(G_{n-1})에 대응하는 원시 보상 데이터($G'n$)를 생성한다.
- <81> 타이밍 제어부(500)는 현재 계조 데이터(G_n)와 원시 보상 데이터($G'n$)에 대응하는 차동 데이터($G'n - G_n$)를 생성하고, 원시 보상 데이터($G'n$)와 차동 데이터($G'n - G_n$)를 고려하여 생성한 최종 보상 데이터($G''n$)를 상기 데이터 드라이버부(300)에 출력한다. 즉, 이전 프레임의 계조 데이터(G_{n-1})와 현재 프레임의 계조 데이터(G_n)가 동일한 경우에는 보

정하지 않으나, 이전 프레임의 계조 데이터(G_{n-1})가 블랙 계조에 대응하고, 현재 프레임의 계조 데이터(G_n)가 밝은 계조 또는 화이트 계조에 대응하는 계조라면 상기 블랙 계조 보다는 높은 계조가 형성될 수 있도록 최종 보상 데이터(G'_n)를 출력한다. 즉, 현재 프레임의 계조 데이터와 이전 프레임의 계조 데이터와의 비교를 통해 오버슈트 파형 형성을 위한 최종 보상 데이터(G'_n)를 출력한다.

<82> 구체적으로, 제1 프레임 메모리(512)는 외부로부터 제공되는 한 프레임에 대응하는 계조 데이터(G_n)를 저장하고, 콘트롤러(미도시)의 제어에 응답하여 저장된 이전 프레임의 계조 데이터(G_{n-1})를 상기 보상 데이터 반영부(520)에 제공한다. 상기 제1 프레임 메모리(512)는 일례로서 상기 현재 프레임의 계조 데이터(G_n)가 입력됨에 따라, 기저장된 이전 프레임의 계조 데이터(G_{n-1})를 출력하고, 상기 현재 프레임의 계조 데이터(G_n)를 저장하는 SDRAM이다.

<83> 제2 프레임 메모리(514)는 상기 차동연산부(430)로부터 제공되는 차동 데이터($G'_n - G_n$)를 저장하고, 상기 콘트롤러의 제어에 응답하여 저장된 차동 데이터($G'_n - G_{n-1}$)를 상기 계조변경부(540)에 제공한다. 상기 제2 프레임 메모리(514)는 현재 프레임의 차동 데이터($G'_n - G_n$)가 입력됨에 따라, 기저장된 이전 프레임의 차동 데이터($G'_n - G_{n-1}$)를 출력하고, 상기 현재 프레임의 차동 데이터($G'_n - G_n$)를 저장하는 SDRAM이다.

<84> 보상 데이터 반영부(520)는 현재 프레임의 계조 데이터와 상기 제1 프레임 메모리(512)에 저장된 이전 프레임의 계조 데이터를 고려하여 현재 프레임의 원시 보상 데이터(G'_n)를 추출하고, 추출된 원시 보상 데이터(G'_n)를 상기 차동연산부(530) 및 계조변경부(540)에 출력한다.

- <85> 차동연산부(530)는 현재 프레임의 원시 보상 데이터($G'n$)와 현재 프레임의 계조 데이터(Gn)와의 비교를 통해 현재 프레임의 차동 데이터($G'n-Gn$)를 생성하고, 생성된 차동 데이터($G'n-Gn$)를 제2 프레임 메모리(514)에 저장한다.
- <86> 계조변경부(540)는 상기 원시 보상 데이터($G'n$)와 상기 차동 데이터($G'n-Gn$)를 고려하여 최종 보상 데이터($G''n$)를 생성하고, 생성된 최종 보상 데이터($G''n$)를 상기 데이터 드라이버부(300)에 출력한다.
- <87> 도 10a 내지 도 10c는 상기한 도 9의 타이밍 제어부의 동작을 설명하기 위한 도면들이다. 설명의 편의를 위해 $n-2$ 번째 프레임을 최초 계조 데이터 프레임으로 정의하여 설명한다.
- <88> 먼저 도 10a를 참조하면, $n-2$ 번째 프레임의 계조 데이터($Gn-2$)가 제1 프레임 메모리(512) 및 보상 데이터 반영부(520)에 제공됨에 따라, 보상 데이터 반영부(520)는 상기 $n-2$ 번째 프레임의 원시 보상 데이터($G'n-2$)를 차동연산부(530) 및 계조변경부(540)에 제공한다.
- <89> 차동연산부(530)는 상기 $n-2$ 번째 프레임의 원시 보상 데이터($G'n-2$)와 상기 $n-2$ 번째 프레임의 계조 데이터($Gn-2$)간의 차이인 $n-2$ 번째 프레임의 차동 데이터($G'n-2-Gn-2$)를 제2 프레임 메모리(514)에 저장하고, 계조변경부(540)는 $n-2$ 번째 프레임의 최종 보상 데이터($G''n-2$)를 데이터 드라이버부(300)에 제공한다. 상기 $n-2$ 번째 프레임의 최종 보상 데이터($G''n-2$)는 미보상된 데이터로서 상기 $n-2$ 번째 프레임의 계조 데이터($Gn-2$)와 동일하다.

- <90> 이어 도 10b를 참조하면, $n-1$ 번째 프레임의 계조 데이터(G_{n-1})가 제1 프레임 메모리(512) 및 보상 데이터 반영부(520)에 제공됨에 따라, 제1 프레임 메모리(512)는 저장된 $n-2$ 번째 프레임의 계조 데이터(G_{n-2})를 보상 데이터 반영부(520)에 제공하고, 보상 데이터 반영부(520)는 상기 $n-2$ 번째 프레임의 계조 데이터(G_{n-2})와 상기 $n-1$ 번째 프레임의 계조 데이터(G_{n-1})를 고려하여 상기 $n-1$ 번째 프레임의 원시 보상 데이터(G'_{n-1})를 생성한 후 차동연산부(530) 및 계조변경부(540)에 제공한다.
- <91> 차동연산부(530)는 상기 $n-1$ 번째 프레임의 원시 보상 데이터(G'_{n-1})와 상기 $n-1$ 번째 프레임의 계조 데이터(G_{n-1})간의 차이인 $n-1$ 번째 프레임의 차동 데이터($G'_{n-1}-G_{n-1}$)를 제2 프레임 메모리(514)에 저장하고, 계조변경부(540)는 $n-1$ 번째 프레임의 최종 보상 데이터(G''_{n-1})를 데이터 드라이버부(300)에 제공한다. 상기 $n-1$ 번째 프레임의 최종 보상 데이터(G''_{n-1})는 일반적인 DCC 방식에 의해 보상된 계조 데이터이다.
- <92> 이어 도 10c를 참조하면, n 번째 프레임의 계조 데이터(G_n)가 제1 프레임 메모리(512) 및 보상 데이터 반영부(520)에 제공됨에 따라, 제1 프레임 메모리(512)는 저장된 상기 $n-1$ 번째 프레임의 계조 데이터(G_{n-1})를 보상 데이터 반영부(520)에 제공하고, 보상 데이터 반영부(520)는 상기 $n-1$ 번째 프레임의 계조 데이터(G_{n-1})와 상기 n 번째 프레임의 계조 데이터(G_n)를 고려하여 n 번째 프레임의 원시 보상 데이터(G'_n)를 생성한 후 차동연산부(530) 및 계조변경부(540)에 제공한다.
- <93> 차동연산부(530)는 상기 n 번째 프레임의 원시 보상 데이터(G'_n)와 상기 n 번째 프레임의 계조 데이터(G_n)간의 차이인 n 번째 프레임의 차동 데이터(G'_n-G_n)를 제2 프레임 메모리(514)에 저장하고, 계조변경부(540)는 n 번째 프레임의 최종 보상 데이터(G''_n)를 데이터 드라이버부(300)에 제공한다. 상기 n 번째 프레임의 최종 보

상 데이터(G^n)는 본 발명에 따른 DCC 방식에 의해 보상된 데이터로서, 일종의 액정의 라이징 특성을 개선한 계조 데이터이다.

<94> 이상에서 설명한 본 발명의 다른 실시예에 따르면, 프레임 메모리에 저장해야 하는 데이터는 늘어난다. 즉, 현재의 계조 데이터(G_n)와, 현재의 보상 계조 데이터(G_n')와 현재의 계조 데이터(G_n)간의 차동 데이터($G_n' - G_n$)을 두 개의 메모리에 저장하는 방법이다. 이렇게 하면 메모리 증가로 인한 재료비의 증가가 발생하나 완벽한 응답 특성을 얻을 수 있다.

<95> 이상에서는 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

【발명의 효과】

<96> 이상에서 설명한 바와 같이, 본 발명에 따르면 하나의 프레임 메모리를 사용하여 일부 영역에는 영상 데이터를 저장하고, 나머지 영역에는 현재 프레임의 계조 데이터와 현재 프레임의 보상 데이터와의 차동 데이터를 저장함으로써, 최종 보상 데이터를 현재 프레임의 보상 계조 데이터와 차동 데이터를 근거로 산출함으로써 액정의 응답 속도를 고속화시킬 수 있고, 표시 품질을 향상시킬 수 있다.

<97> 또한, 두 개의 프레임 메모리를 사용하여 하나의 프레임 메모리에는 이전 프레임의 계조 데이터를 저장하고, 다른 프레임 메모리에는 현재 프레임의 계조 데이터와 현재 프레임의 보상 데이터와의 차동 데이터를 저장하며, 최종 보상 데이터를

현재 프레임의 보상 계조 데이터와 차동 데이터를 근거로 산출하므로써 액정의 응답 속도를 고속화시킬 수 있고, 표시 품질을 향상시킬 수 있다.

<98> 또한, PVA 모드와 같이 수직 배향 모드를 채용하는 액정 표시 장치의 응답 특성을 고속화하기 위해 이전 프레임의 계조 데이터와 현재 프레임의 계조 데이터와의 차동 데이터를 산출하고, 이전 프레임의 계조 데이터와 이전 프레임의 보상 데이터와의 차이를 바탕으로 현재 프레임의 최종 보상 데이터를 발생시키므로써, 액정의 응답 속도를 고속화시킬 수 있다. 특히, 저계조에서 고계조로 변화할 때 액정의 라이징 속도를 고속화할 수 있고, 표시 품질을 향상시킬 수 있다.

【특허청구범위】**【청구항 1】**

현재 프레임의 데이터와 이전 프레임의 데이터를 고려하여 제1 보정 데이터를 생성하고, 상기 제1 보정 데이터와 상기 현재 프레임의 데이터간의 차동 데이터를 출력하며, 상기 제1 보정 데이터 및 저장되어 있는 이전 프레임의 차동 데이터에 대응한 제2 보정 데이터를 출력하는 타이밍 제어부;

스캔 신호를 순차적으로 출력하는 스캔 드라이버부;

상기 제2 보정 데이터에 대응한 데이터 전압을 출력하는 데이터 드라이버부; 및

상기 스캔 신호를 전달하는 스캔 라인과, 상기 데이터 신호를 전달하는 데이터 라인과, 상기 스캔 라인과 데이터 라인간에 형성된 스위칭 소자를 구비한 액정 패널을 포함하는 액정 표시 장치.

【청구항 2】

제1항에 있어서, 상기 스캔 드라이버부는 상기 액정 패널에 형성되는 것을 특징으로 하는 액정 표시 장치.

【청구항 3】

제1항에 있어서, 상기 액정 패널은 PVA(Patterned Vertical Alignment) 모드를 채용하는 것을 특징으로 하는 액정 표시 장치.

【청구항 4】

제1항에 있어서, 상기 타이밍 제어부는,

이전 프레임의 데이터 및 차동 데이터를 저장하는 메모리;

상기 이전 프레임의 데이터 및 현재 프레임의 데이터를 고려하여 제1 보정 데이터를 생성하는 보정 데이터 반영부;

상기 제1 보정 데이터와 상기 현재 프레임의 데이터를 비교한 차동 데이터를 생성하고, 상기 차동 데이터를 상기 메모리에 저장하는 차동연산부; 및

상기 제1 보정 데이터와 상기 메모리에 이미 저장되어 있는 차동 데이터를 고려하여 상기 제2 보정 데이터를 생성하는 계조 변경부를 포함하는 액정 표시 장치.

【청구항 5】

제1항에 있어서, 상기 타이밍 제어부는,

이전 프레임의 데이터를 저장하는 제1 메모리;

상기 제1 메모리에 저장된 이전 프레임의 데이터와 상기 현재 프레임의 데이터를 고려하여 제1 보정 데이터를 생성하는 보정 데이터 반영부;

상기 제1 보정 데이터와 상기 현재 데이터를 비교하여 차동 데이터를 생성하는 차동연산부;

상기 차동 데이터를 저장하는 제2 메모리; 및

상기 제1 보정 데이터와 상기 제2 메모리에 이미 저장되어 있는 이전 프레임의 차동 데이터를 고려하여 상기 제2 보정 데이터를 생성하는 계조 변경부를 포함하는 액정 표시 장치.

【청구항 6】

제1항에 있어서, 상기 타이밍 제어부는,

1 프레임에 대응하는 x 비트의 데이터를 저장하는 메모리;

상기 현재 프레임의 x 비트의 데이터와 상기 메모리에 이미 저장되어 있는 이전 프레임의 x 비트의 데이터를 고려하여 제1 보정 데이터를 생성하는 보정 데이터 반영부;

상기 제1 보정 데이터와 상기 현재 프레임의 데이터를 비교하여 y 비트의 차동 데이터를 생성하고, 상기 생성된 y 비트의 차동 데이터를 상기 메모리에 저장하는 차동 연산부; 및

상기 x 비트의 제1 보정 데이터와 상기 메모리에 이미 저장되어 있는 이전 프레임의 y 비트의 차동 데이터를 고려하여 x 비트의 제2 보정 데이터를 생성하는 계조 변경부를 포함하는 액정 표시 장치.

【청구항 7】

제6항에 있어서, 상기 x 는 y 보다 크거나 같은 것을 특징으로 하는 액정 표시 장치.

【청구항 8】

다수의 게이트 라인과, 상기 게이트 라인과 절연되어 교차하는 다수의 데이터 라인과, 상기 게이트 라인 및 상기 데이터 라인에 연결되어 있는 스위칭 소자를 갖고서 행렬 형태로 배열된 다수의 화소를 포함하는 액정 표시 장치의 구동 방법에서,

(a) 상기 게이트 라인에 스캔 신호를 순차적으로 공급하는 단계;

(b) 현재 프레임의 데이터와 이전 프레임의 데이터를 고려하여 제1 보정 데이터를 생성하는 단계;

(c) 상기 제1 보정 데이터와 상기 현재 프레임의 데이터를 고려하여 차동 데이터를 생성하는 단계;

(d) 상기 차동 데이터를 저장하는 단계;

(e) 이미 저장되어 있는 이전 프레임의 차동 데이터와 상기 현재 프레임의 데이터를 고려하여 제2 보정 데이터를 생성하는 단계; 및

(f) 상기 제2 보정 데이터에 대응한 데이터 전압을 상기 데이터 라인에 공급하는 단계를 포함하는 액정 표시 장치의 구동 방법.

【청구항 9】

제8항에 있어서, 상기 단계(d)는 상기 차동 데이터 중 일부를 저장하는 단계를 포함하는 액정 표시 장치의 구동 방법.

【청구항 10】

외부로부터 입력되는 화상을 디스플레이하는 표시 장치의 구동 장치에서,

현재 프레임의 데이터와 이전 프레임의 데이터를 고려하여 제1 보정 데이터를 생성하고, 상기 현재 프레임의 데이터와 상기 제1 보정 데이터간의 차동 데이터를 생성하며, 상기 제1 보정 데이터와 상기 차동 데이터를 고려하여 제2 보정 데이터를 출력하는 것을 특징으로 하는 표시 장치의 구동 장치.

【청구항 11】

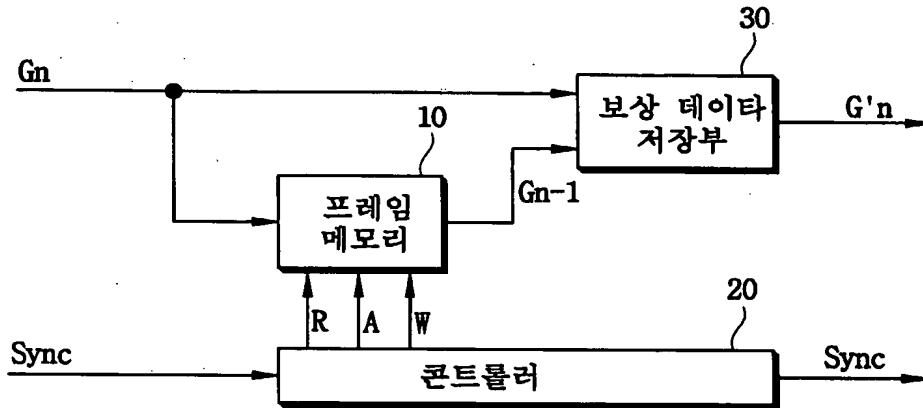
제10항에 있어서, 상기 이전 프레임의 데이터를 저장하는 제1 메모리를 포함하는 표시 장치의 구동 장치.

【청구항 12】

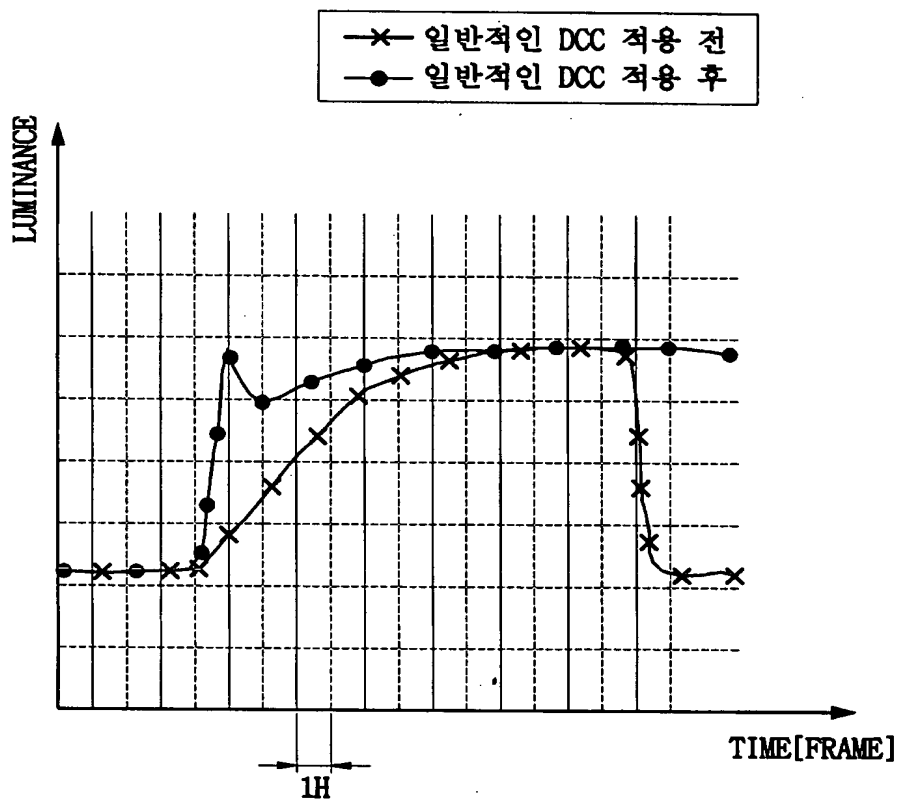
제10항에 있어서, 상기 차동 데이터를 저장하는 제2 메모리를 포함하는 표시 장치의 구동 장치.

【도면】

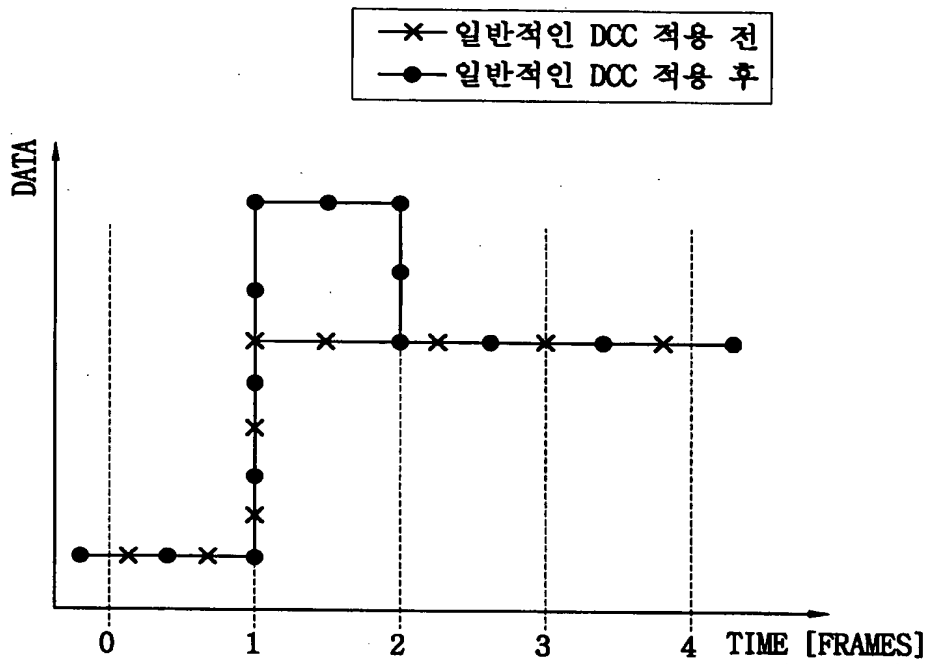
【도 1】



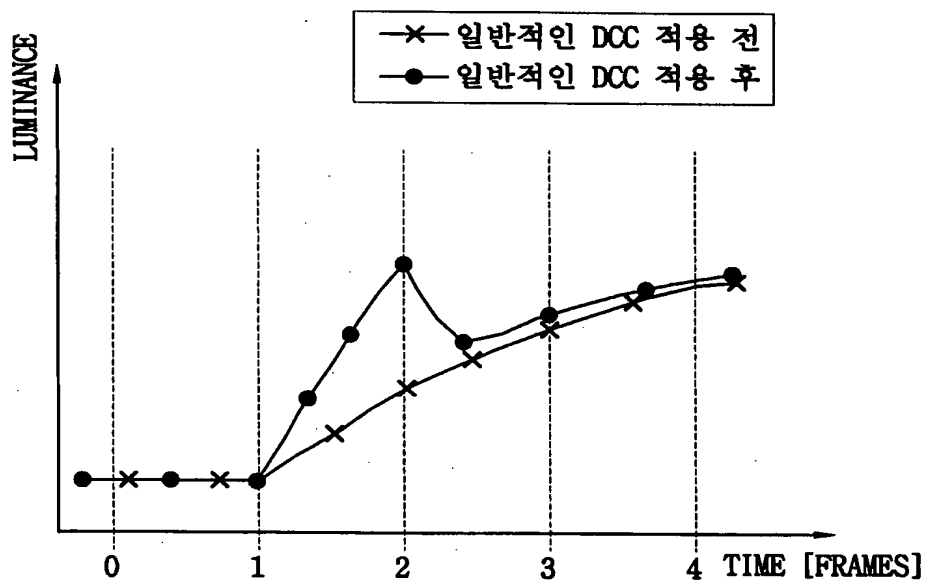
【도 2】



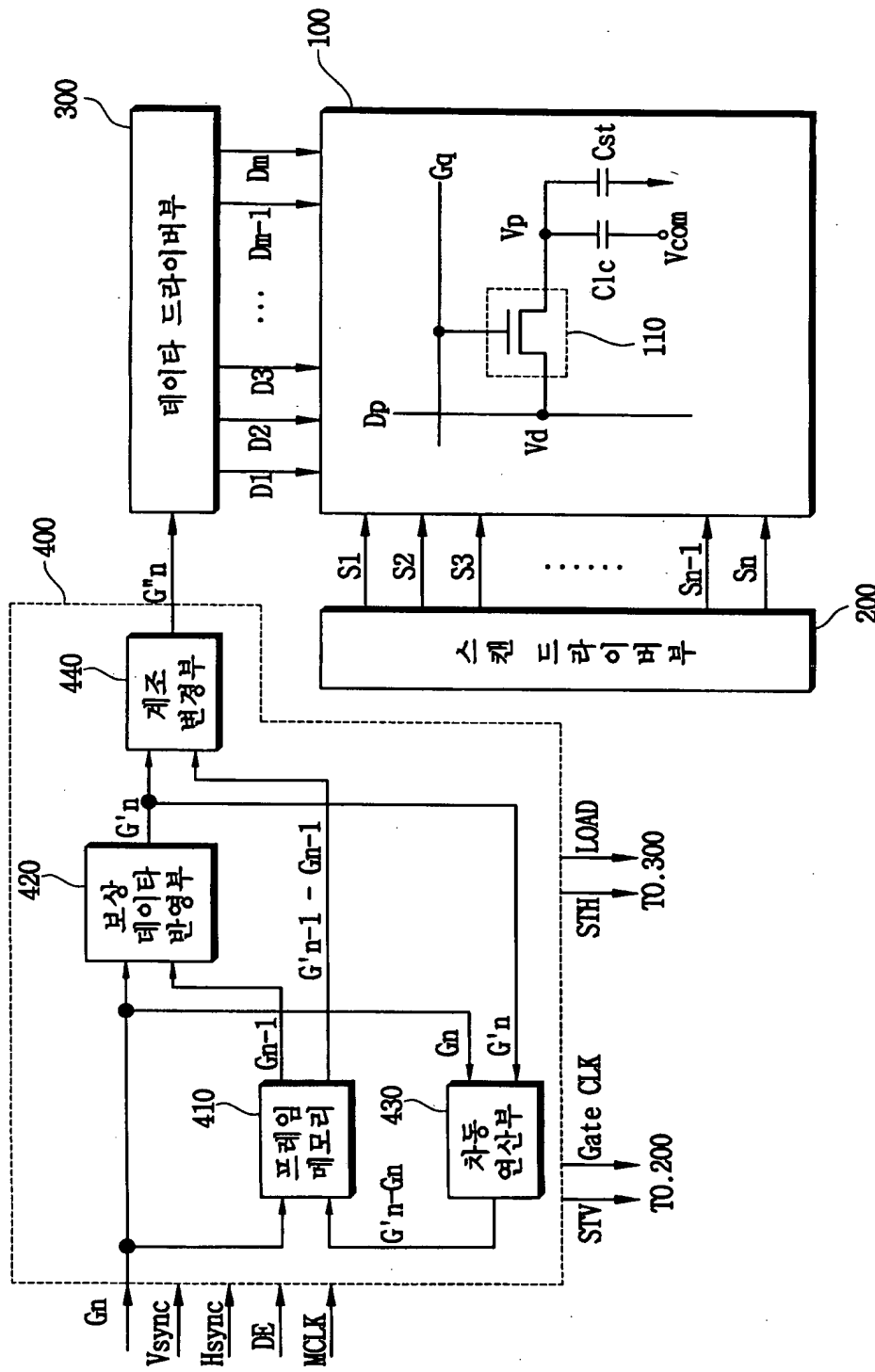
【도 3a】



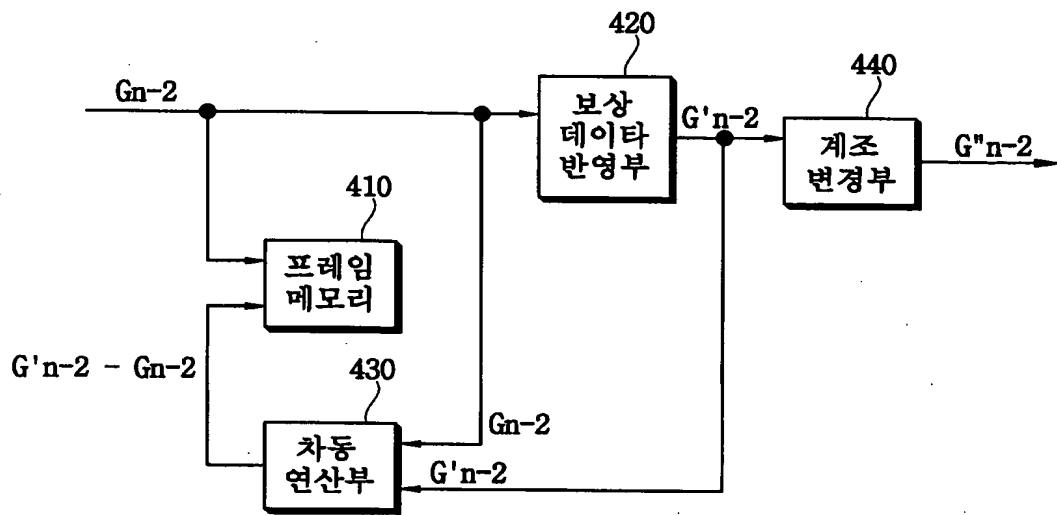
【도 3b】



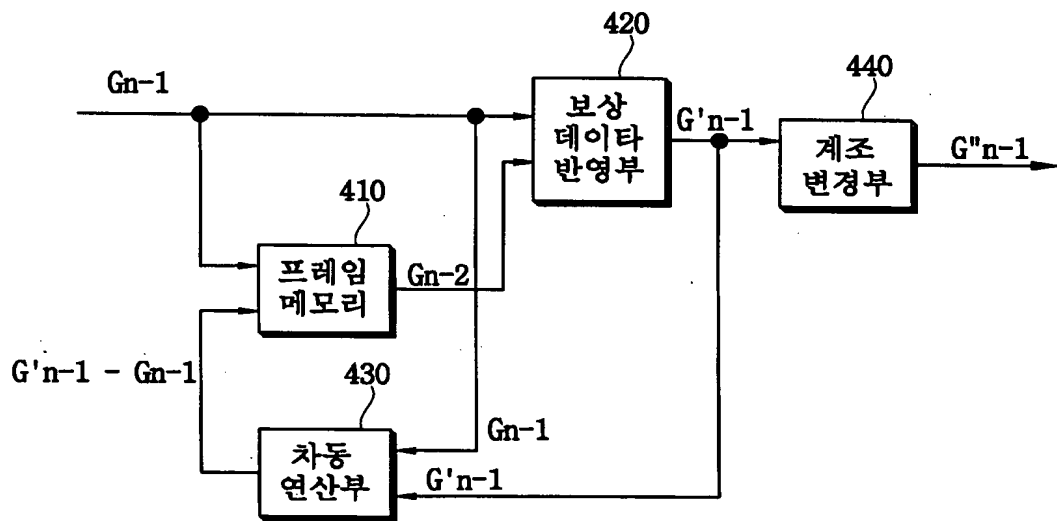
【도 4】



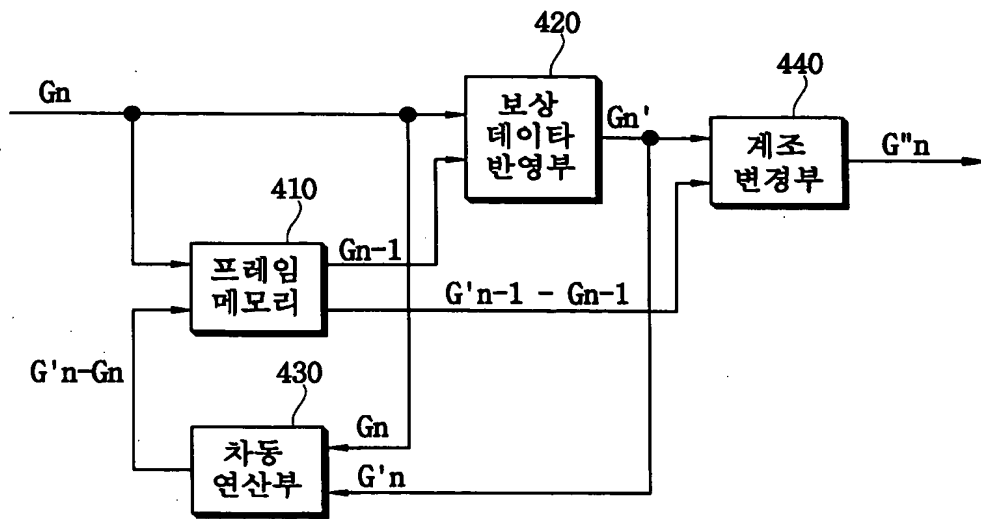
【도 5a】



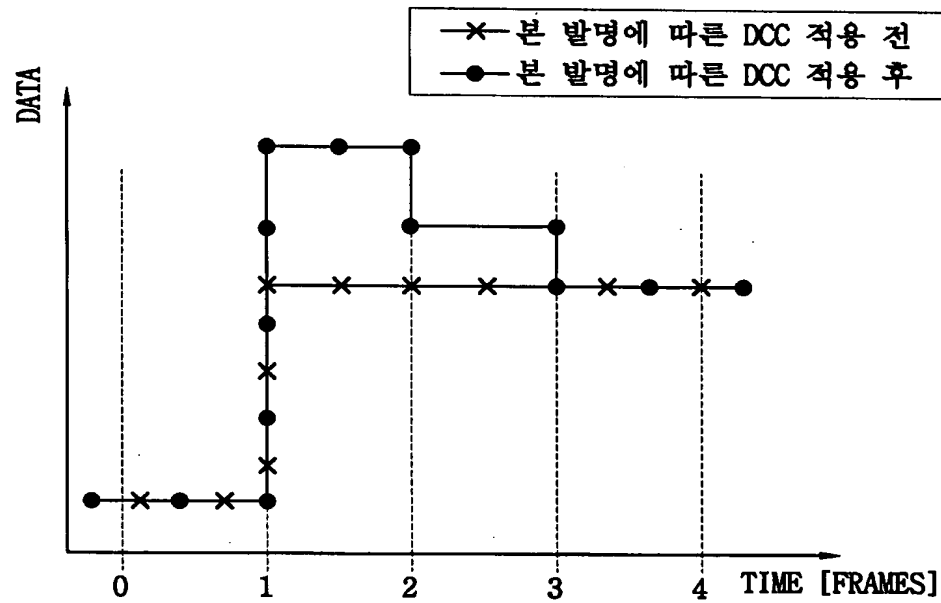
【도 5b】



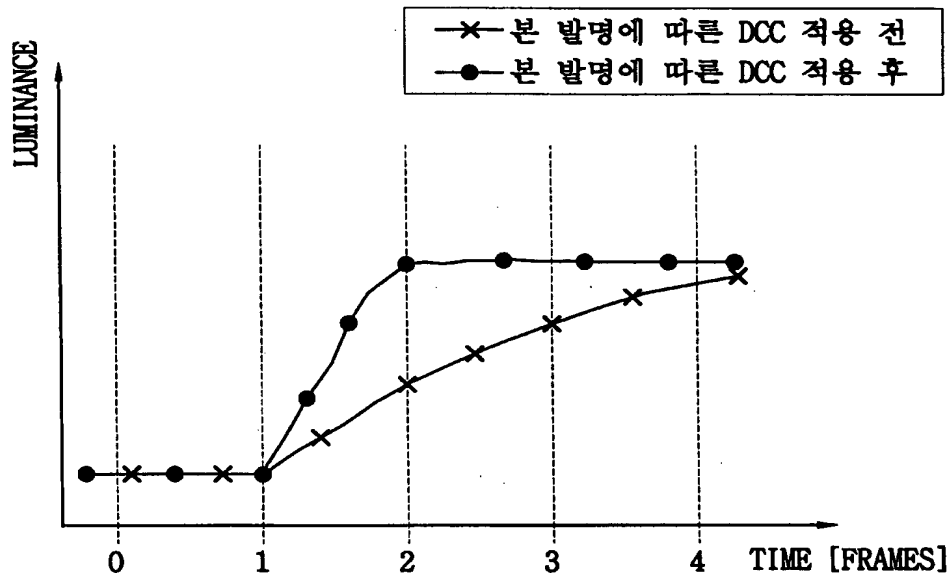
【도 5c】



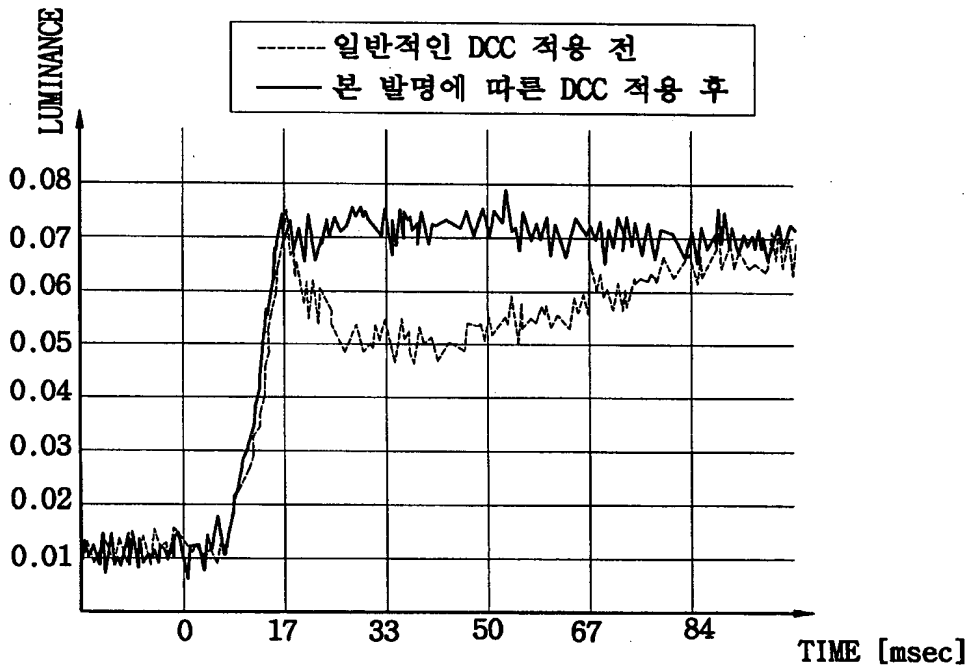
【도 6a】



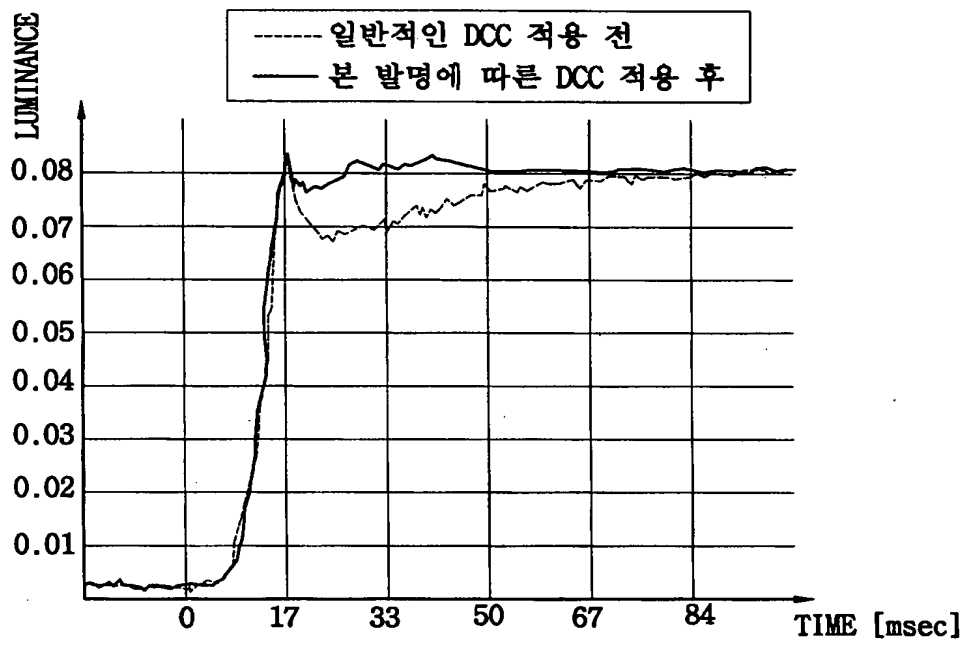
【도 6b】



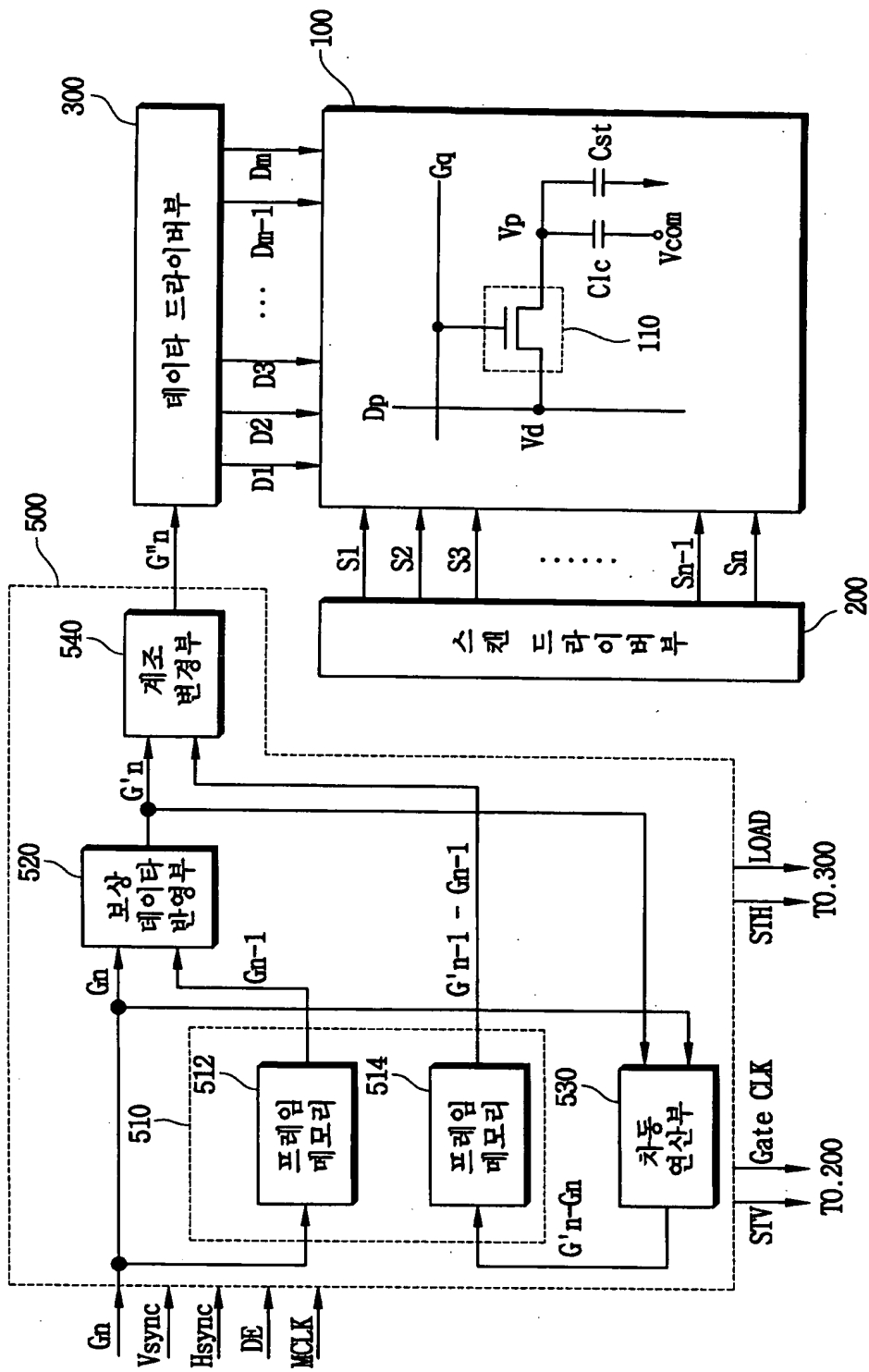
【도 7】



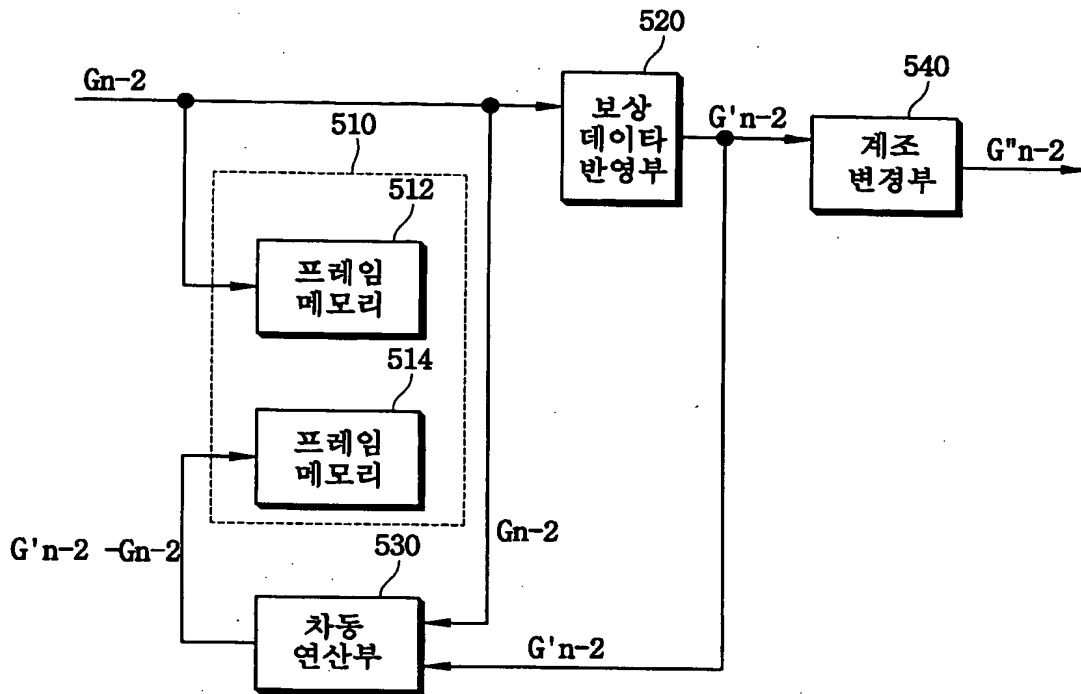
【도 8】



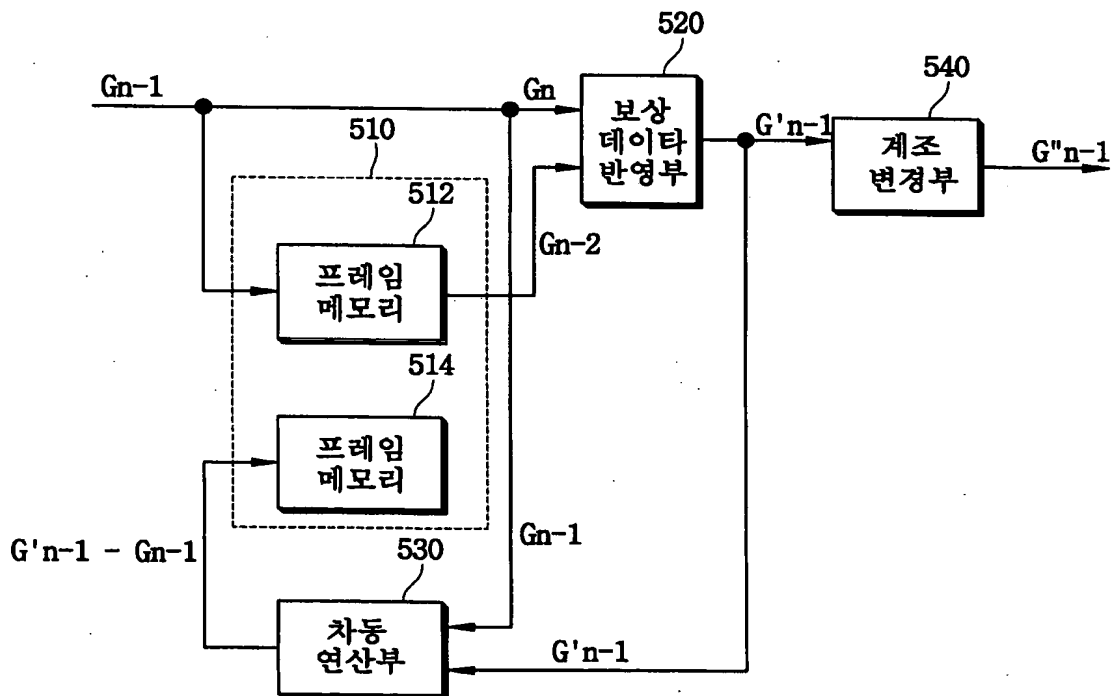
【도 9】



【도 10a】



【도 10b】



【도 10c】

